

## MÉTODO DE CORREÇÃO DE RESULTADOS QUÂNTICOS POR REESCALONAMENTO COM BASE ANALÍTICA

Processo INPI: BR 10 2026 005885 8

Processo UFSM: 1373

### DESCRIÇÃO

O invento refere-se a um método de pós-processamento clássico para mitigação de erros sistemáticos em medições de sistemas quânticos ruidosos, aplicável a plataformas NISQ. A técnica baseia-se em um procedimento de reescalonamento analítico obtido pela minimização do desvio entre resultados experimentais e valores de referência em regime de calibração. O fator de correção resultante depende de parâmetros de escala do sistema, permitindo extrapolação para regimes maiores e correção preditiva de medições sem modificar o circuito quântico.

### OPORTUNIDADES DE MERCADO

O avanço da computação quântica e o desenvolvimento de dispositivos da era NISQ (Noisy Intermediate-Scale Quantum) geram demanda crescente por técnicas eficientes de mitigação de erros e aumento da confiabilidade dos resultados experimentais. Empresas de tecnologia, provedores de computação quântica em nuvem e centros de pesquisa buscam soluções capazes de melhorar a precisão das medições sem exigir recursos adicionais de hardware. O método proposto possui potencial de aplicação em plataformas de computação quântica, softwares de processamento de dados experimentais e ferramentas de calibração e análise de resultados. Por operar via pós-processamento clássico e dispensar qubits auxiliares ou execuções adicionais de circuitos, a tecnologia pode ser integrada a fluxos existentes de experimentação e simulação quântica, reduzindo custos e ampliando a escalabilidade.

### AUTORES

Jonas Maziero  
Mônica Dickow Pozzobon

Victor Ferreira dos Santos  
Victor Pocojeski Brasil



### APLICABILIDADES E DIFERENCIAIS

Mitigação de erros em medições de sistemas quânticos ruidosos (plataformas NISQ); correção preditiva de resultados por reescalonamento analítico baseado em dados de calibração; execução em pós-processamento clássico, sem modificar circuitos ou hardware quântico; redução do custo experimental ao evitar múltiplas execuções adicionais de circuitos; escalabilidade para sistemas com maior número de qubits ou profundidade de circuito.